

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11)特許出願公表番号

特表平10-505479

(43)公表日 平成10年(1998)5月26日

(51) Int.Cl.⁸

H03M 3/02

識別記号

F I

H O 3 M 3/02

審查請求 有 予備審查請求 未請求(全 36 頁)

(21)出願番号	特願平9-526141
(86)(22)出願日	平成9年(1997)1月17日
(85)翻訳文提出日	平成9年(1997)9月17日
(86)国際出願番号	PCT/US97/00621
(87)国際公開番号	WO97/26708
(87)国際公開日	平成9年(1997)7月24日
(31)優先権主張番号	588, 666
(32)優先日	1996年1月17日
(33)優先権主張国	米国(US)
(81)指定国	EP(AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), CA, JP

(71)出願人 エイチイー・ホールディングス・インコー
ポレーテッド・ドゥーイング・ビジネス・
アズ・ヒューズ・エレクトロニクス
アメリカ合衆国、カリフォルニア州
90045-0066、ロサンゼルス、ヒューズ・
テラス 7200

(72)発明者 ジェンセン、 ジョーゼフ・エフ
アメリカ合衆国、カリフォルニア州
90265、マリブ、シー・ブリーズ 2977

(74)代理人 弁理士 鈴江 武彦 (外4名)

最終頁に続く

(54) 【発明の名称】 ダイナミックな同調可能な連続時間のGm-Cアーキテクチャを有するデルタシグマ ($\Delta\Sigma$) 変調器

(57) 【要約】

ΔΣ変調器10用の連続時間の同調可能なGm-Cアーキテクチャは同調可能な共振器18と、フィードバックループ27に接続されている低ビットで高サンプル速度の量子化装置22とを含んでいる。共振器は量子化雑音の大部分が信号スペクトル外で生じるように量子化雑音スペクトルを成形する。同調可能なGmセル30は変調器のSNRを最大にするために共振器の共振周波数を信号スペクトルの搬送波周波数へ同調する。同調可能なGmセルはトランスコンダクタンスG_tを有する固定したGmセル80と、電流分割装置82と、セルの共通モード電流I_{cs}に影響せずに係数αにより共に効率的にG_tを乗算する再結合回路83とを含み、ここで $-1 \leq \alpha \leq 1$ である。正の電流源(21a、21b)はI_{cs}を供給し、一方でR/2の共通モード抵抗と理論的に無限大の差動モード抵抗とを維持する。従って、共振器の共振周波数はDCから約1GHzまで変化されることができ、安定な共通モード動作点を維持し、変調器の品質係数を改良する。

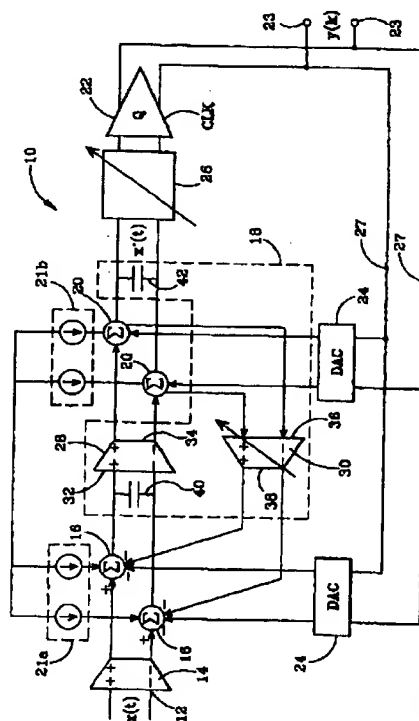


FIG. 1

【特許請求の範囲】

(1) 同調可能なデルタシグマ ($\Delta \Sigma$) 変調器において、

第1の合計ノード(16)で、既知の帯域幅を占有する信号スペクトルを有するアナログ電圧信号をアナログ電流信号に変換する入力トランスコンダクタンスセル(14)と、

第1の合計ノードに接続され、第2の合計ノード(20)において積分された電圧信号を発生する同調可能な共振器(18)と、

積分された電圧信号をオーバーサンプルし、これをデジタル出力電圧信号に変換し、前記出力電圧信号は信号スペクトルと量子化雑音スペクトルとの合計である出力スペクトルを有する量子化装置(22)と、

前記デジタル出力電圧信号を第1、第2の合計ノードに帰還するフィードバック通路(27)と、

前記デジタル出力電圧信号を再生可能な電流レベルに変換するフィードバック通路中のデジタルアナログ変換器(DAC)(24)とを具備し、

前記同調可能な共振器は量子化雑音スペクトルを成形するように同調可能である共振周波数 ω_0 を有し、既知の帯域幅にわたる前記出力スペクトルの量子化雑音を減少する同調可能な $\Delta \Sigma$ 変調器。

(2) 前記既知の帯域幅が可変である同調可能な $\Delta \Sigma$ 変調器において、

前記出力スペクトルの信号対雑音比(SNR)を計算し、量子化雑音を減少し高いSNRを維持するように時間的に変化する帯域幅の中心周波数を追跡するために共振器の共振周波数を調節するフィードバック回路(76)をさらに具備している請求項1記載の同調可能な $\Delta \Sigma$ 変調器。

(3) 前記共振器は、DCを含んでいる共振周波数範囲を有し、その範囲で、前記共振器は実効的に前記量子化雑音をハイパス濾波する微分器として機能する請求項1記載の同調可能な $\Delta \Sigma$ 変調器。

(4) 前記同調可能な共振器において、

第1、第2の合計ノードにそれぞれ接続するキャパシタンスC1、C2を有する1対の積分キャパシタ(40、42)と、

第1、第2の合計ノード間に接続されているトランスコンダクタンスG1を有

する固定トランスコンダクタンスセル (28) と、

前記固定トランスコンダクタンスと逆並列形態で第1および第2の合計ノード間に接続されている可変トランスコンダクタンス G_T を有する同調可能なトランスコンダクタンスセル (30) とを具備し、

前記共振器は以下の周波数応答 $H(s)$ を有し、

$$H(s) = S / (S^2 + \omega_0^2)$$

ここで $\omega_0 = [(G_1 G_T) / (C_1 C_2)]^{0.5}$ である請求項1記載の同調可能な $\Delta \Sigma$ 変調器。

(5) 前記共振器は、第1、第2の合計ノードにおいて共通モード電圧を設定する1対の共通モード電流を導電し、前記同調可能なトランスコンダクタンスセルは同調可能なトランスコンダクタンス G_T を有し、

第2の積分キャパシタ C_2 の両端の電圧信号 $v(t)$ を差動モード電流へ変換し、それを共通モード電流に与える固定トランスコンダクタンスセル (80) と、

差動モード電流をスケールするために制御信号に応答して共通モード電流を割当てる電流分割装置 (82) と、

共通モード電流を回復し、それによって差動モード電流が係数 α によりスケールされ、共通モード電圧が安定であるように共通モード電流は α に対して不感であり、同調可能なトランスコンダクタンス $G_T = \alpha G_f$ である再結合回路 (83) とを具備している請求項4記載の同調可能な $\Delta \Sigma$ 変調器。

(6) 前記共振器はさらに、前記第1、第2の合計ノードにおいて前記共通モード電流を供給する1対の正の電流源 (PCS) (21a、21b) をそれぞれ具備し、前記各PCSは前記共通モード電流を供給するために抵抗 R を有する1対の抵抗 (R_2 、 R_3) を横切って逆並列に接続されている1対の利得が1の反転増幅器 (160、162) を具備しており、前記PCSは約 $R/2$ の共通モードインピーダンスと、無限大に近づく差動モードインピーダンスとを有する請求項5記載の同調可能な $\Delta \Sigma$ 変調器。

(7) 前記共振器はさらに、前記第1、第2の合計ノードにおいて前記共通モード電流を供給する1対の正の電流源 (PCS) をそれぞれ具備し、前記各PCSは、前記共通モード電流を供給するために反転側および非反転側を有する差動の

利得が1の反転増幅器(190)と、それぞれ増幅器の反転側および非反転側を横切って接続されている抵抗Rを有する1対の抵抗(R2、R3)を具備し、前記PCSは約 $R/2$ の共通モードインピーダンスと、無限大に近い差動モードインピーダンスとを有する請求項5記載の同調可能な $\Delta\Sigma$ 変調器。

(8) 第2の入力トランスコンダクタンスセル(48)と、前記入力トランスコンダクタンスセルと縦続接続されている第2の同調可能な共振器(50)とをさらに具備し、前記出力電圧信号は前記DAC(54)を通して前記第2の入力トランスコンダクタンスセルと前記第2の同調可能な共振器へフィードバックされ、前記第2の同調可能な共振器は共振周波数 ω_1 を有し、前記第1および第2の同調可能な共振器の共振周波数は前記信号スペクトルを横切る量子化雑音を減少するために量子化雑音スペクトルを成形するように同調される請求項4記載の同調可能な $\Delta\Sigma$ 変調器。

(9) 前記量子化装置は2進信号として前記デジタル出力電圧信号をフォーマットする2進比較装置(22)を含んでおり、前記DACは第1、第2の合計ノードにそれぞれ帰還される1対の電流信号に前記2進信号を変換する1対の2進電流操縦DACを含んでいる請求項4記載の同調可能な $\Delta\Sigma$ 変調器。

(10) 前記量子化装置と前記共振器はフィードバック通路に正の位相遅延を誘起し、前記変調器はさらに調節可能な遅延回路(26)を具備し、これは、

反転入力および非反転入力と出力とを有し、その反転入力と非反転入力はそれぞれ積分された電圧信号を受信するために共に接続されている1対の差動増幅器(198、208)と、

第1の前記差動増幅器の反転入力と非反転出力間と、非反転入力と反転出力との間にそれぞれ接続されている1対の抵抗(R8、R9)と、

第2の前記差動増幅器の反転入力と非反転出力間と、非反転入力と反転出力との間にそれぞれ接続されている1対のキャパシタ(C5、C6)と、

それぞれの差動増幅器の非反転出力および反転出力に接続されている反転入力および非反転入力と、共に接続された反転出力および非反転出力をそれぞれ有し、前記積分された電圧信号は負の位相シフトによりセルの非反転出力および反転出力を横切って発生され、前記セルのトランスコンダクタンスは負の位相シフト

を

選択するために同調される1対の同調可能なトランスコンダクタンスセル(217、218)とを具備している請求項4記載の同調可能な $\Delta\Sigma$ 変調器。

【発明の詳細な説明】

ダイナミックな同調可能な連続時間の

Gm-Cアーキテクチャを有するデルタシグマ ($\Delta\Sigma$) 変調器

[発明の技術的背景]

1. 技術分野

本発明はデルタシグマ ($\Delta\Sigma$) 変調器、特に $\Delta\Sigma$ 変調器用のダイナミックな同調連続時間の Gm-C アーキテクチャに関する。

2. 関連技術の説明

$\Delta\Sigma$ 変調器はアナログデジタル変換器 (ADC) の信号対雑音比 (SNR) を増加するためオーバーサンプリングと雑音成形を使用する。 $\Delta\Sigma$ 変調器はフィードバックループ中に比較装置とフィルタを含んでいる。比較装置は非常に高いサンプリング速度 $k f_s$ で非常に低い分解能、典型的に 1 ビットでアナログ信号をデジタル化し、ここで f_s は信号の帯域幅の二倍、即ちナイキスト速度であり、 k はオーバーサンプリング比である。オーバーサンプリングは ADC の帯域幅を拡大し、それによって信号スペクトルは総帯域幅の一部分のみを占有する。フィルタは比較器の通常の場合には均一な量子化雑音スペクトルを成形し、それによって量子化雑音のバルクは信号スペクトル外で生じる。その結果として、信号スペクトルの SNR は著しく増加される。

よく知られた低通過フィルタ (LPF) $\Delta\Sigma$ 変調器は文献 ("Mixed-Signal Design Seminar"、Analogue Device 社、セクション VI:1-12、1991 年) に記載されている。このアーキテクチャでは、積分器がフィードバックループ中に位置されている。積分器の振幅応答は $1/f$ に比例し、ここで f は入力周波数である。フィードバックの結果として積分器は入力信号に対しては LPF のように、また量子化雑音に対してはハイパスフィルタ (HPF) のように見える。したがって、積分器は量子化雑音スペクトルを成形し、それによってほとんどの雑音は信号帯域幅外の高い側の周波数で生じる。Comino 氏による文献 ("A First-Order Current-Steering Sigma-Delta Modulator"、IEEE Journal of Solid-State Circuits、26 巻、No. 3、1991 年 3 月、176 ~ 183 頁) は LPF アーキテクチャの連続時

間のCMOS構造を記載している。

これらのアーキテクチャはDCで量子化雑音スペクトルに全てゼロを位置させるように厳密に限定される。その結果、 $\Delta\Sigma$ 変調器はLPF設計に対して最適な雑音排除を与えず、バンドパスフィルタ設計を構成できない。さらに、高い信号周波数で、十分に高い比率でオーバーサンプルすることは非常に困難になり、量子化雑音の微分はSNRを減少する。Comino氏は72kHzのベースバンド信号周波数のみを報告している。

BPF $\Delta\Sigma$ 変調器はフィードバック通路に共振器を配置することにより構成される。この共振器の振幅応答特性は $H(s) = s / (s^2 + \omega_0^2)$ であり、ここで ω_0 は共振周波数であり、 $s = \sigma + j\omega$ は複素数であり、ここで σ は実数のコンバージェンスパラメータであり、 ω は放射周波数を表している。フィードバックの結果として、共振器は入力信号に対してはLPFのように、また量子化雑音に対しては帯域阻止フィルタのように見える。共振器はフィルタの阻止帯域が信号スペクトルに一致するように設計されている。したがって共振器は量子化雑音スペクトルを成形し、それによってほとんどの雑音が信号スペクトル外の周波数で発生する。典型的に変調器の共振周波数は処理変化のみを補償するため多くても共振周波数の $\pm 10 \sim 30\%$ だけトリミングされることができる。

Shoaei氏による文献(“Optimal (Bandpass) Continuous-Time $\Sigma\Delta$ Modulator”、Proceeding ISCAS、5巻、489～492頁、1994年)は $\Sigma\Delta$ 変調器を設計する体系的な技術を記載している。変調器の開ループ伝達関数は等価のディスクリートな時間のパルス不変式変換により得られる。Shoaei氏の文献の図5は変調器の固定した共振周波数を限定するため縦続接続されている2つのGm-C共振器を含んだ4次のバンドパスフィルタを示している。標準的である固定したトランスコンダクタンス(Gm)セルは高帯域幅と高品質係数と一定の共通モード電流を有し、これらは $\Sigma\Delta$ 変調器の性能全体とSNRを維持するのに必要とされる。回路の品質係数 $Q = \Delta\omega / \omega_0$ において $\Delta\omega = \omega_2 - \omega_1$ であり、 ω_2 、 ω_1 は信号振幅が3dBだけ減少される共振周波数のそれぞれの側の周波数である。

492頁のセクション3.4ではShoaei氏は処理変化によるシフトされた共振周波数の効果を説明している。拡散ポール設計では、1%の帯域外シフトは10dB

の損失を生じる。それ故、“同調アルゴリズムの不正確性のために、常に拡散ポール設計の帯域において共振周波数を意図的に僅かに内方向にシフトすることがより良好である”。最悪のケースの処理エラーを補償するように設計された共振周波数のこの固定された事前シフトは4 dbのSNR損失を誘起するが、処理エラーによる共振周波数変化に対する変調器の感度を少なくする。

同調可能なGmセルは能動的なフィルタ部品の変化を補償するために使用され、ここで低い帯域幅および低い品質係数は問題ではない。Heiji氏による文献(“Transconductor and Integrator Circuits for Integrated Bipolar Video Frequency Filters”、Proceeding of ISCAS、1989年、114～117頁)は可変トランスコンダクタンスセル周辺に並列接続されている2つの整合された抵抗 R_1 を開示しており、これはトランスコンダクタンス G_T が電流依存である標準的なGmセルを含んでいる。整合された抵抗は好ましくは非常に高い抵抗値を有し、従ってGmセルの差動モードインピーダンスも非常に高い。したがって、全ての差動信号電流は積分キャパシタを充電するために使用され、抵抗を通じての顕著な漏洩は生じない。しかしながら、高抵抗はまた高い共通モードインピーダンスを発生し、それによって共通モード入力信号の変化が増幅される。これは中心共振周波数周辺で約20%にまで同調帯域幅を減少する。全体の可変トランスコンダクタンスは、

$$G = (1/R_1) + G_T \quad (1)$$

ここで $|G_T| < 0.2/R_1$ である。結果として、トランスコンダクタンス G は厳密に正である。さらに大きな直列抵抗はGmセルのトランスコンダクタンスと変調器の品質係数を低下する。

Voorman氏の文献(“Integration of Analog Filters in a Bipolar Process”、IEEE Journal of Solid State Circuits、SC-17巻、713～722頁、1982年8月)は同調係数 α によりセルのトランスコンダクタンスを変更するために通常の電流乗算器を使用する同調可能なGmセルを開示している。しかしながら、共通モード電流は同じ係数 α により変化され、これは共振周波数の10～15%に同調帯域幅を限定する。さらに α はゼロに設定されることはできず、Gmセルは厳密に正のトランスコンダクタンスに限定される。

歪みを改良し速度を増加するため、既知の固定および同調可能なGmセルはしばしば全てNPNバイポーラトランジスタで構成されている。その結果として、Gmセルは電流をシンクするだけである。したがって、共通のノード電流を供給する正の電流源(PCS)を提供することが必要になり、この共通のノード電流はその後、入力信号により変調される1方法は共通モード電流を与えるため抵抗を正の供給電圧に結合することである。この方法はHeiji氏の同調可能なGmセルと同じ欠点を有する。第2の方法は共通モード電流を供給するためにPNP、PMOS、P-JFETトランジスタを使用することである。これは高い共通モード抵抗を提供し、これは回路を補償し抵抗を低下するため共通モードフィードバックを必要とする。通常のバイポーラプロセスのPNPトランジスタおよび共通モードフィードバックは非常に低速である。両方の極性の高速度トランジスタによるプロセスはより複雑であり、したがってより高価である。別の方法は、Veriran氏による文献(“Design of a Bipolar 10 Mhz Programmable Continuous Time 0.05° Equiripple Linear Phase Filter”、IEEE Journal of Solid-State Circuits、SC-27 巻、324~331 頁、1992年3月)に記載されているように負性の抵抗セルを使用することである。このセルの共通モード抵抗は固定した抵抗値Rであり、その差動モード抵抗は論理的に無限大である。しかしながら、セルの抵抗は非常に高い差動モード抵抗を実現するために正確に整合されなければならない。

[発明の要約]

前述の問題を考慮すると、本発明は $\Delta\Sigma$ 変調器用の連続時間の同調可能なGm-Cアーキテクチャを提供し、これはローパスおよびバンドパスフィルタの両者を構成し、処理変化を補償し、高い品質係数と広い同調帯域幅と安定な共通モード動作点と高いSNRを維持しながら信号スペクトル搬送波周波数の変化をダイナミックに追跡することができる。

これはフィードバックループ中に接続されている同調可能な共振器と、低ビットで高サンプル速度の量子化装置を含んでいるGm-Cアーキテクチャによって達成される。オーバーサンプリングは $\Delta\Sigma$ 変調器の帯域幅を拡張し、それによって信号スペクトルは帯域幅全体の一部のみを占有する。共振器は量子化装置の通常

は均一な量子化雑音スペクトルを成形し、したがって量子化雑音の大部分は信号スペクトル外で生じる。同調可能なGmセルは変調器のSNRを最大にするため共振器の共振周波数を信号スペクトルの搬送波周波数へ同調する。

同調可能なGmセルはトランスコンダクタンス G_f を有する固定したGmセルと、電流分割装置と、セルの共通モード電流 I_{cm} に影響せずに係数 α により G_f を共に効率的に乗算する再結合回路とを含んでおり、ここで $-1 \leq \alpha \leq 1$ である。同調可能なGmセルの別の実施形態は減少されたトランスコンダクタンス範囲と減少された歪みを有する。正の電流源は I_{cm} を供給し、 $R/2$ の共通モード抵抗と、理論的に無限大の差動モード抵抗を維持する。したがって共振器の共振周波数はDCから約1GHzへ変化されることができ、安定な共通モード動作点を維持し、変調器の品質係数を改良する。

本発明のこれらおよび他の特徴と利点は添付図面を伴った以下の本発明の好ましい実施形態の詳細な説明から当業者に明白になるであろう。

[図面の簡単な説明]

図1は本発明を使用したダイナミックに同調可能な2次の連続時間の $\Delta\Sigma$ 変調器の概略図である。

図2は図1の $\Delta\Sigma$ 変調器の周波数の関数としての信号対雑音スペクトルのグラフである。

図3はダイナミックに同調可能な4次連続時間 $\Delta\Sigma$ 変調器の概略図である。

図4は図3の $\Delta\Sigma$ 変調器の周波数の関数としての信号対最適の雑音スペクトルのグラフである。

図5は拡散スペクトル入力信号のADC構造のブロック図である。

図6は図1で示されている回路に含まれる好ましい同調可能なGmセルのブロック図である。

図7は図6で示されている同調可能なGmセルの概略図である。

図8aおよび8bは図1で示されている回路に含まれたそれぞれ好ましい正の電流源のシングルエンドおよび差動エンドの等価回路図である。

図9は図8で示されている正の電流源の概略図である。

図10は図1で示されている回路に含まれた好ましい可変遅延回路の概略図で

ある。

図11は同調可能なGmセルの別の実施形態のブロック図である。

[好ましい実施例の詳細な説明]

本発明はGm-C共振器アーキテクチャで構成されているダイナミックに同調可能な連続時間 $\Delta\Sigma$ 変調器を提供する。 $\Delta\Sigma$ 変調器は同調可能なGmセルを含んでおり、そのトランスコンダクタンス $G_T = \alpha G_f$ は同調係数 α を制御することによって共通モード電流 I_{cm} に影響せず $-G_f$ から $+G_f$ まで変化されることができ、さらに $\Delta\Sigma$ 変調器は $R/2$ の共通モード抵抗を有する正の電流源と、 I_{cm} を供給する理論的に無限大の差動モード抵抗を含んでいる。実際に、差動モード抵抗は共通モード抵抗よりも大きさが数桁大きい。Gmセルの変形は減少されたトランスコンダクタンスの範囲にまさる良好な信号ダイナミック範囲を提供する。

このアーキテクチャは $\Delta\Sigma$ 変調器の雑音成形特性がダイナミックに同調されることを可能にし、それによって1) DCから電流処理技術を有する約1GHzまでの範囲の共振周波数を有するLPFまたはBPFアーキテクチャを選択し、2) 共振周波数を信号搬送波周波数へ整合するために処理エラーを補償し、3) 拡散スペクトル適用で見られるような信号特性を変化するために $\Delta\Sigma$ 変調器を補償する。 $\Delta\Sigma$ 変調器は典型的にADCにおいて使用されるが、デジタルアナログ変換器(DAC)、信号検出器、パルスコード変調器で使用されることもできる。このアーキテクチャは既知のアーキテクチャよりも帯域幅において約2桁分の大きさの改良と、20dBのSNR改良と、品質係数において約1桁分の大きさの増加を達成する。

図1は本発明にしたがった同調可能なGm-C共振器アーキテクチャで構成されている2次の連続時間のダイナミックに同調可能な $\Delta\Sigma$ 変調器10を示している。利用可能な帯域幅の既知の部分占有する時間的に変化する差動アナログ電圧信号 $x(t)$ はGmセル14の差動入力12へ供給される。セル14は第1の対の電流合計ノード16で信号を差動アナログ電流信号に変換する。電流信号は同調可能な共振器18へ駆動され、これは電流を積分し、第2の対の電流合計ノード20を横切ってこれを差動アナログ電圧信号 $x'(t)$ へ変換する。1対の正の電流源21a、

21bは第1、第2の対の電流合計ノード16、20でそれぞれ共通モード電流を供給し、これはノードにおいて共通モード電圧を設定する。

低ビット量子化装置22は $x'(t)$ をオーバーサンプルし、1対の出力端子23でデジタル電圧信号 $y(k)$ を出力する。好ましくは1ビットの量子化装置22は $k f_s$ の周波数で $x'(t)$ をサンプルし、ここで f_s はナイキスト速度であり、 k は典型的に4Xと128Xの間のオーバーサンプリング比である。出力電圧 $y(k)$ はアナログ電流レベルへ変換され、第1、第2の合計ノードに負のフィードバックをされ、ここでこれは次のクロックサイクルまで維持される。変換は好ましくは2つの1ビット電流操縦DAC24を使用して行われ、これは正確に再生可能な2進電流レベルを発生する。可変遅延装置26は共振器18と量子化装置22との間に接続され、それによって量子化装置22により誘起される正の位相遅延をオフセットしフィードバック通路27を安定化するように負の位相遅延を付加する。

同調可能な共振器18は、トランスコンダクタンス G_1 を有する固定されたGmセル28と、可変トランスコンダクタンス $G_T = \alpha G_f$ を有する同調可能なGmセル30を含んでおり、ここで G_f は固定されたGmセルのトランスコンダクタンスであり、セル28と30は逆並列に接続されており、即ち各セルの反転出力および非反転出力はそれぞれ他方のセルの反転入力および非反転入力に接続されている。固定されたGmセルの差動入力32と差動出力34はそれぞれ第1、第2の対の電流合計ノード16、20に接続されている。同調可能なGmセルの差動入力36と差動出力38は負フィードバック形態で第2、第1の対の電流合計ノード20、16へそれぞれ接続されている。キャパシタンス C_1 を有するキャパシタ40は第1の対の電流合計ノード16を横切って接続され、それによって差動電流を積分し、差動入力32を横切って電圧を発生し、固定したGmセル28を駆動する。キャパシタンス C_2 を有するキャパシタ42は第2の対の電流合計ノード20を横切って接続され、それによって差動電流を積分し、可変遅延装置26へ入力される電圧 $x'(t)$ を発生する。この形態では、次式の共振器18は周波数応答を有する。

$$H(s) = s / (s^2 + \omega_0^2) \quad (2)$$

ここで共振周波数 $\omega_0 = [(G_1 G_T) / (C_1 C_2)]^{0.5}$ に等しい。共振器の共振周波数は G_T を0から $+G_f$ へ変化することによってDCから上限周波数

まで変化する。電流処理技術は約1GHzの上限周波数を与える。

ΔΣ変調器10は次式により与えられる出力スペクトルY(s)を有する。

$$Y(s) = \frac{X(s)}{s^2 + as + b} + \frac{Q(s)(s^2 + \omega_0^2)}{s^2 + as + b} \quad (3)$$

ここでX(s)は入力信号x(t)のスペクトルであり、Q(s)は量子化雑音スペクトルである。入力スペクトルX(s)は帯域幅の既知部分を占有する。既知の帯域幅外では、入力スペクトルX(s)の振幅はほぼゼロまで減少される。量子化雑音スペクトルQ(s)はDCからkfsまでほぼ均一に分布される。係数aとbはキャパシタンスC1、C2とトランスコンダクタンスG1、GTの時間変化関数である。これらは量子化装置の非線形から生じるが、変調器の解析では重要ではない。

式3で示されているように、量子化雑音スペクトルQ(s)は出力雑音スペクトル $N(s) = \frac{Q(s)(s^2 + \omega_0^2)}{s^2 + as + b}$ が共振周波数 ω_0 でゼロを有するように帯域阻止フ

ィルタにより成形される。同調可能なGmセルは共振周波数 ω_0 に同調され、したがって雑音スペクトルN(s)中のゼロは出力スペクトルY(s)の信号帯域幅部分で生じる量子化雑音を最小にする。BPF形態では、共振周波数は好ましくは入力スペクトルX(s)の中心周波数に同調される。例えば、入力信号が単一の搬送波周波数に対して対称的に変調されるならば、共振周波数は搬送波周波数に同調される。トランスコンダクタンスGT=0であるように、Gmセル30が同調されるならば、周波数応答H(s)は1/sに簡単化され、これは積分器の応答特性である。したがってアーキテクチャはLPFとBPFとの両者を構成することができ、これはハイパスフィルタリングおよび帯域阻止フィルタリングにより量子化雑音をそれぞれ除去する。LPF構造では、SNRを最適にするため共振周波数はDCからオフセットされる。

式3で示されているように、入力スペクトルX(s)はLPFにより成形される。結果として、信号成分の振幅は高い周波数で減少される。高い周波数におけるSNRを改良するため、入力信号x(t)は入力スペクトルX(s)がローパスフィルタの代わりにバンドパスフィルタで処理されるように共振器18の入力へフ

ィードフォワードされることができる。フィードフォワード係数はBPFの共振周波数もまた中心周波数を追跡するように同調される。結果として、BPF周波数応答は中心周波数で最大である。

図2で示されているように、入力スペクトル $X(s)$ がDCを含む時、出力雑音スペクトル $N(s)$ は雑音が実効的にハイパスフィルタ処理されるように成形される。最適に、雑音スペクトル $N(s)$ のゼロは真のLPFアーキテクチャにおけるようにDCに位置されないで、信号帯域幅の中心にシフトされる。これは最低限良好なSNRを発生する。入力スペクトル $X(s)$ の中心周波数が例えば100MHzであるとき、出力雑音スペクトル $N(s)$ は雑音が実効的に帯域阻止フィルタ処理されるように成形される。フィルタの共振周波数は信号スペクトルの雑音量を減少するように中心周波数に整合されることが好ましい。正確に共振周波数を同調する能力はほぼ20dBだけ変調器のSNRを改良する。

図3で示されているように、4次の $\Delta\Sigma$ 変調器44は付加的な共振器回路46を図1で示されている $\Delta\Sigma$ 変調器10と縦続するように配置することによって構成される。共振器回路46は入力信号 $x(t)$ を電流信号に変換するための固定したGmセル48と、電流信号を積分し、電圧信号に変換しそれによって第2の段の共振器回路52を駆動するための同調可能な共振器50と、出力信号 $y(k)$ を同調可能な共振器50へフィードバックするための1対の1ビットDAC54を含んでいる。同調可能な共振器50は、同調可能な共振器18と同じ回路トポロジで、それぞれトランスコンダクタンス G_3 と G_{T2} とを有する固定したGmセル56および同調可能なGmセル58と、それぞれキャパシタンス C_3 、 C_4 を有するキャパシタ60、62を含んでおり、これはそれぞれ第3、第4の対の電流合計ノード64、66周辺に接続されている。

この構造では、同調可能な共振器50は以下の周波数応答特性を有する。

$$H(s) = s / (s^2 + \omega_1^2) \quad (4)$$

ここで共振周波数は $\omega_1 = [(G_3 G_{T2}) / (C_3 C_4)]^{0.5}$ に等しい。共振器の共振周波数は0から $+G_f \sim G_{T2}$ を変化することによってDCから約1GHzまで変化される。4次の $\Delta\Sigma$ 変調器44は次式により与えられる出力スペクトル Y (

s) を有する。

$$Y(s) = \frac{X(s)}{(s^2 + as + b)(s^2 + cs + d)} + \frac{Q(s)(s^2 + \omega_0^2)(s^2 + \omega_1^2)}{(s^2 + as + b)(s^2 + cs + d)} \quad (5)$$

式5で示されているように、量子化雑音スペクトル $Q(s)$ は出力雑音スペクトル $N(s)$ を生成するように ω_0 および ω_1 においてゼロを有する4次の帯域阻止フィルタにより成形される。同調可能なGmセル30と58はそれらの共振周波数が等しいように同調されることができ、それによって阻止帯域と通過帯域との間のより急峻な変移を有する帯域阻止フィルタを生成する。代りに、信号スペクトルの帯域幅全体にわたる雑音を減少するためにセルは出力雑音スペクトルのゼロを分割するように同調されることができる。より高い次数の変調器は付加的な共振器回路を縦続して付加することにより実現されることができる。

図4で示されているように、共振周波数は分割され、同調され、それによって雑音スペクトル $N(s)$ のゼロは信号スペクトル $X(s)$ の高および低周波数において生じる。これは信号スペクトル $X(s)$ の帯域幅全体を横切る雑音スペクトル $N(s)$ の振幅を減少する。例えば、信号スペクトル $X(s)$ は100kHzの帯域幅と、DCにおける中心周波数を有するとき、1つの共振周波数はDCへ同調され、他の共振周波数は100kHzへ同調される。同様に、信号スペクトル $X(s)$ は400kHzの帯域幅と、100MHzの中心周波数を有するとき、共振周波数はそれぞれ99.8MHzと100.2MHzに同調される。

図5で示されているように、ダイナミックに同調可能なADC68は図1と3で示されているタイプの同調可能な $\Delta\Sigma$ 変調器70を用いて構成されることができ、それによって搬送波周波数が時間と共に変化する拡散スペクトル入力信号 $s(t)$ をデジタル化し、一方で高いSNRを維持する。 $\Delta\Sigma$ 変調器70は搬送波周波数に同調され、デジタル信号 $y(k)$ を出力する。プログラム可能なデジタルフィルタ72、好ましくは有限インパルス応答(FIR)フィルタはまた搬送波周波数に同調され、したがって、これは信号スペクトルを通過し、オーバーサンプル速度 $k f_s$ でデジタル信号 $y'(k)$ を発生するように帯域外の量子化雑音を排除する。デシメータ74はオーバーサンプリングプロセスにより誘起された冗長信号情報を除去するため、フィルタ処理されたデジタル信号を再度サンプルし、低速度の

信号 $y''(k)$ を出力する。

SNR回路76は入力信号の搬送波周波数の時間変化を追跡するために連続して出力信号 $y''(k)$ のSNRを計算し、変調器70とフィルタ72の共振周波数を調

節し、それによって高いSNRを維持する。変調器の共振周波数はそれぞれのトランスコンダクタンス G_2 と G_4 を変化することによって同調される。デジタルフィルタはフィルタを電流搬送波周波数用に設計された1組のフィルタ係数で再負荷することによって同調される。実際に、ディスクリートな搬送波周波数における複数の係数セットは予め設計され、メモリに記憶される。動作中、電流搬送波周波数に最も近い1組の係数が選択される。

図6で示されているように、図1と3で示されているタイプの同調可能なGmセル78はトランスコンダクタンス G_f を有する固定したGmセル80を含んでいる。差動電圧信号 $v(t)$ をGmセルの差動入力84へ供給することによって、その差動出力86において共通モード電流信号 I_{cm} に与えられる差動モード電流信号 $\pm v(t)G_f$ を発生する。電流分割装置82は電流信号を2対のブランチに分割し、電流を各対の1つのブランチから電流分割装置の差動出力に導くことによってセルのトランスコンダクタンスを変化する。以下 α とする2つのブランチ間の電流の分配は制御電圧 V_c により設定される。この点では、共通モードと差動モード信号との両者は α の関数である。共通モード信号の α への依存性を除去するため、電流分割装置により除去された共通モード信号の部分は再結合回路83により信号通路へ戻されて付加され、それによって差動モード電流信号 $\pm v(t)G_f$ は α によりスケールされ、共通モード電流信号 I_{cm} は α から独立している。

再結合回路83は好ましくは(図7で詳細に示されているように)各対の第2のブランチを差動出力88へ交叉結合することにより構成される。この両者は α の依存性を除去し、電流の分割効果を二倍にし、これは α を+1乃至1の範囲にすることを可能にする。その代わりに、同じ効果が別のGmセルと、同一の電圧信号 $v(t)$ および制御電圧 V_c により駆動される電流分割装置を提供し、電流駆動装置の第2のブランチを差動出力88へ交叉結合することにより達成されることができ。しかしながら、これは二倍もの数の部品を必要とするが、部品間に不整合

が存在するならば、完全には共通モード信号の α の依存性を除去しない。この別の実施形態では、第2のGmセルは α が0と+1との間に存在するように制限される効果のみによって除去されることができる。

図7で示されているように、同調可能なGmセル78は全てのNPNバイポーラ

技術で構成されることが好ましく、これはセルの帯域幅を増加する。同調可能なGmセルと固定したGmセルとの両者で使用されるタイプのGmセル80は1対のトランジスタQ1、Q2を含んでおり、これらのトランジスタのエミッタ90、92はそれぞれ抵抗2Rを有する抵抗R1の両端に接続されている。1対のバイアス電流源Isはエミッタ90、92と、低供給電圧Veeは典型的に接地点間にそれぞれ接続されている。電流源IsはトランジスタQ1、Q2を流れる共通モード電流Icmをシンクする。

電圧v(t)はそれぞれトランジスタQ1、Q2のベース接触部94、96を横切って入力84で差動的に供給される。これは抵抗R1を横切って電圧v(t)を発生させ、それによって電流 $I_{Q1}(t) = I_{cm} + v(t) / 2R$ と $I_{Q2}(t) = I_{cm} - v(t) / 2R$ はそれぞれトランジスタQ1、Q2のコレクタ98、100を流れる。セル80のトランスコンダクタンスGfはほぼ次式 $G_f = (I_{Q1}(t) - I_{Q2}(t)) / v(t) = 1/R$ により与えられる。

電流分割装置82は2対の差動的に接続されたNPNトランジスタQ3、Q4、Q5、Q6を具備している。トランジスタQ3、Q4のエミッタ102、104は接続され共にテール電流 $I_{cm} + v(t) / 2R$ をトランジスタQ1のコレクタ98へ供給し、またトランジスタQ5、Q6のエミッタ106、108は接続され、共にテール電流 $I_{cm} - v(t) / 2R$ をトランジスタQ2のコレクタ100へ供給する。トランジスタQ4、Q5のベース110、112は正の電圧ノード114へ接続され、Q3、Q6のベース116、118は負の電圧ノード120へ接続される。

制御電圧Vcはトランジスタのベースエミッタ電圧を制御するため負および正のノード120、114へ差動的に供給され、それによってトランジスタQ4、Q5はG回、それらの各テール電流を導電し、トランジスタQ3、Q6は(1-G)回、それらの各テール電流を導電し、ここで $0 \leq G \leq 1$ である。Vcが大きく、

正の G が1に近付くとき、トランジスタ $Q4$ 、 $Q5$ は実質上全ての各テール電流を導電する。反対に、 V_c が大きく、負の G が0に近付くとき、トランジスタ $Q3$ 、 $Q6$ は実質上全ての各テール電流を導電する。 $V_c=0$ のとき、 $G=1/2$ であり、トランジスタは平衡される。

電流制御回路122は G の値を選択するために制御電圧 V_c を発生する。回路12

2は1対のダイオード接続されたNPNトランジスタ $Q7$ 、 $Q8$ を含んでおり、これらのトランジスタの各ベースコレクタ接続部126、128は基準電圧 V_{ref} に結合されている。それらのエミッタ130、132はそれぞれ正および負の電圧ノード114、120へ接続される。可変電流源134、136はそれぞれトランジスタ $Q7$ 、 $Q8$ を流れる電流 $I1$ 、 $I2$ を供給し、それによって制御電圧 V_c は次式により与えられる。

$$V_c = V_t \ln(I2/I1) \quad (6)$$

分割部分 G は以下の関係にしたがって制御電圧 V_c に応答して0と1の間で変化する。

$$G = \frac{e^{V_c/V_t}}{1 + e^{V_c/V_t}} \quad (7)$$

式6の V_c を式7に代入すると次式が与えられる。

$$G = I2 / (I1 + I2) \quad (8)$$

したがって、同調係数 $\alpha = (1 - 2G)$ は供給電流 $I1$ と $I2$ を変化することにより容易に正確に制御されることができる。

共通モード電流の α に対する依存性を除去し、図6で示されているような再結合回路83を構成するため、トランジスタ $Q4$ 、 $Q5$ のコレクタ138、140はそれぞれ電流合計ノード146、148において、トランジスタ $Q6$ 、 $Q3$ のコレクタ142、144へ交叉結合される。ノード148へ流れる電流は、 $(1 - G)(I_{cm} + v(t)/2R) + G(I_{cm} - v(t)/2R)$ であり、これは $I_{cm} + (v(t)/2R)(1 - 2G)$ に等しい。同様に、ノード146を流れる電流は、 $I_{cm} - (v(t)/2R)(1 - 2G)$ である。

ノード146、148の方向で見た Gm セル78の出力インピーダンスはそれぞれト

ランジスタQ6、Q4の抵抗と、ランジスタQ3、Q5の抵抗の並列結合である。セルの出力インピーダンスを増加するため、1対の縦続接続ランジスタQ9、Q10が接続され、それによってこれらの電流回路150、152はそれぞれノード148、146からセルの差動出力88へ電流を導電する。それらのベース154、156は基準電圧 V_{ref} へ接続される。したがって、差動出力88の方向で見た出力

インピーダンスはランジスタQ9、Q10の抵抗である。

同調可能なGmセル78のトランスコンダクタンス G_T は入力電圧信号により分割される差動出力電流であり、次式により近似される。

$$G_T = (1/R) (1 - 2G) \quad (9)$$

ここで $1/R$ はGmセル80の近似的な固定したトランスコンダクタンス G_f であり、 $(1 - 2G)$ は係数 α である。したがって、同調可能なトランスコンダクタンス G_f が次式により与えられる。

$$G_T = \alpha G_f \quad (10)$$

結果として、トランスコンダクタンス G_T は $-G_f$ から $+G_f$ へ正確に変化されることができ、それによって所望の雑音フィルタを選択し、処理変化を補償して共振周波数を同調し、中心周波数の変動を追跡し、高い差動モードインピーダンスを維持する。さらに、Gmセル78へ流れる共通モード電流 I_{cm} は同調係数 α から独立している。従って共振セルの共振周波数は変調器の帯域幅全体で同調されることができる。

図8a、8bは、固定したGmセル14、28と同調可能なGmセル30を駆動するために必要な共通モード電流 I_{cm} を供給する図1で示されたタイプの正電流源(PCS)158を表す等価のシングルエンドおよび差動エンド回路を表している。図8aで示されているように、PCS158はそれぞれ出力端子164、166で抵抗 R_0 を有する1対の整合された抵抗 R_2 と R_3 を横切って逆並列接続されている1対の利得が1のシングルエンド反転増幅器160、162を含んでいる。図8bで示されているように、PCS158は利得が1の差動増幅器163を含んでおり、その非反転および反転入力は出力端子164、166にそれぞれ接続されている。抵抗 R_2 、 R_3 は増幅器163の非反転側と反転側を横切って接続されている。

定常電圧 V_1 は出力端子164、166 で共通モード電流 I_{cm} を供給するため抵抗 R_2 、 R_3 を横切って供給される。出力端子164、166 における共通モード電圧 Δv の変化は $2\Delta v$ の抵抗を横切る電圧変化を発生する。従ってPCSは $R_0/2$ の共通モードインピーダンスを有し、これは最小の衝撃を与えるプロセス変化を有する安定な共通モード動作点を維持する。端子164 の $+\Delta v$ と端子166 の $-\Delta v$ の差動モード電圧の変化は抵抗 R_2 、 R_3 を横切る電圧に影響しない。した

がってPCSは無限大の理想的な差動モードインピーダンスを有する。実際に、差動モードインピーダンスは共通モードインピーダンスよりも数桁大きくすることができ、高いQを維持することを可能にする。

図9は図8aおよび8bで示されているPCS158のNPN回路トポロジを示している。反転増幅器160（差動増幅器163の片側）はNPNトランジスタQ11、Q12を含んでおり、これはエミッタフォロアと縮退した共通のエミッタ反転増幅器としてそれぞれ接続されている。トランジスタQ11のベース168は出力端子164に接続され、そのコレクタ170は高い供給電圧源 V_{cc} に結合され、そのエミッタ172は電流源 I_{s1} に接続されている。トランジスタQ12のベース174はエミッタ172に接続され、そのコレクタ176は抵抗 R_4 に接続され、そのエミッタ178は抵抗 R_5 に接続されている。抵抗 R_4 の他方の側は供給電圧源 V_{cc} に接続され、抵抗 R_5 の他方の側（実質上は接地）は電流源 I_{s2} を通って低供給電圧 V_{ee} に接続されている。増幅器の出力電圧はトランジスタQ12のコレクタ176から取出され、エミッタフォロアバッファトランジスタQ13のベース179に供給される。Q13のコレクタ180は正の供給電圧源 V_{cc} に結合され、そのエミッタ181は抵抗 R_3 に接続されている。

トランジスタQ11のベース168における $+\Delta V$ の電圧変化は抵抗 R_5 を横切る電圧を増加する。これは抵抗 R_5 、 R_4 を通って流れる電流を増加し、それはQ12のコレクタ176における増幅器の出力電圧を減少する。これは結果的にQ13のエミッタ181における電圧を減少する。反転増幅器160とレベルシフトトランジスタQ13は、無限大の差動モード抵抗を実現するため共に利得1を有していなければならない。理想的には、エミッタフォロアトランジスタQ11、Q

13と反転増幅器トランジスタQ12は利得1を有する。しかしながら、これらの利得は典型的に僅かに1よりも小さい。従って、高い差動モードインピーダンスを実現するために、R4の抵抗はR5の抵抗よりも大きく設定されている。

利得が1の反転増幅器162（差動増幅器163の他方の側）は増幅器160と同一であり、NPNトランジスタQ14、Q15を含んでおり、これらはエミッタフォロアと縮退した共通エミッタ反転増幅器としてそれぞれ接続されている。トランジスタQ14のベース182は出力端子166で接続され、そのコレクタ183は高い供給電圧源 V_{cc} に接続され、そのエミッタ184は電流源 I_{s3} に接続される。トランジスタQ15のベース186はエミッタ184に接続され、そのコレクタ188は抵抗R6に接続され、そのエミッタ190は抵抗R7に接続されている。抵抗R6の他端は供給電圧源 V_{cc} に結合され、（実際には接地されている）抵抗R7の他端は電流源 I_{s2} を通して低い供給電圧 V_{ee} に接続されている。増幅器の出力電圧はトランジスタQ15のコレクタ188で取出され、エミッタフォロアバッファトランジスタQ16のベース192へ供給される。Q16のコレクタ194は正の供給電圧源 V_{cc} に接続され、そのエミッタ196は抵抗R2に接続されている。高い差動モードインピーダンスを実現するため、R6の抵抗はR7の抵抗よりも大きく設定されている。

共通モード電圧の変化は同一量 Δv だけトランジスタQ11、Q14のベースの電圧を変化する。結果として、抵抗R2、R3を横切る電圧は $2\Delta v$ だけ変化し、それによって出力端子164、166で見られる共通モードインピーダンスは $R/2$ である。差動モード電圧の変化はそれぞれ反対方向で $+\Delta v$ と $-\Delta v$ だけトランジスタQ11、Q12のベースの電圧を駆動する。結果として抵抗R3、R4を横切る電圧は理想的には変化せず、差動モードインピーダンスは無限大である。実際、差動モードインピーダンスは増幅器の利得を正確に1に設定する能力により限定される。

変調器のフィードバックループの過剰な位相シフトを補償する最も簡単な方法は、積分キャパシタと直列に抵抗を付加することである。図10は図1で示されている可変遅延装置26の好ましい実施形態を示している。可変遅延装置26は、増

幅器の反転入力200 と非反転出力202 の間と、増幅器の非反転入力204 と反転出力206 の間にそれぞれ接続されている1対の抵抗 R_8 、 R_9 を有する差動増幅器198 と、増幅器の反転入力210 と非反転出力212 の間と、増幅器の非反転入力214 と反転出力216 の間にそれぞれ接続されている1対のキャパシタ C_5 、 C_6 を

有する差動増幅器208 とを含んでいる。積分された電圧信号 $x^-(t)$ の正の側は増幅器の非反転入力204 と214 へ駆動され、 $x^-(t)$ の負の側は増幅器の反転入力200 と210 へ供給される。増幅器の出力は同調可能な G_m セル216 と218 へそれぞれ駆動され、 G_m セルの反転出力220 と222 は負の端子224 において結合され、図1で示されている量子化装置22の負の側へ駆動される。同様に、 G_m セルの反転入力226 と228 は正の端子230 において結合される。同調可能な G_m セルのトランスコンダクタンスは $-G_f$ から $+G_f$ まで変化され、それによってフィードバックループを安定化するように $x^-(t)$ へ位相遅延を付加し、これは -180° と $+180^\circ$ の間である。例えば、 G_m セル216 のトランスコンダクタンスがゼロに設定され、セル218 のトランスコンダクタンスが正であるならば、可変遅延装置のインピーダンスは純粋に容量性であり、従って位相遅延は 90° である。 G_m セル216 のトランスコンダクタンスが正であり、セル218 のトランスコンダクタンスがゼロに設定されるならば、可変遅延装置のインピーダンスは純粋に抵抗性であり、従って位相遅延は 0° である。

図11は限定されたトランスコンダクタンス範囲を有するが、電流分割装置の非理想性を減少する別の同調可能な G_m セル240 を示している。 G_m セル240 は図6で示されているタイプの同調可能な G_m セル242 を含んでいる。 G_m セル242 はトランスコンダクタンス G_{m1} を有する固定した G_m セル244 と、電流分割装置246 と、再結合回路248 を含んでいる。同調可能な G_m セル242 は固定した G_m セルの差動入力250 における電圧信号 $v(t)$ と、電流分割装置の入力252 における制御電圧信号 V_c の供給に応答し、それによって再結合回路の差動出力254 において可変のトランスコンダクタンス $\pm G_{m1}$ を発生する。 G_m セル240 はトランスコンダクタンス G_{m2} を有する別の固定した G_m セル256 と、電圧信号 $v(t)$ と再結合回路の差動出力254 との間に直列接続されているバッファ25

8 とを含んでいる。バッファ258 は電流分割装置246 の遅延と出力インピーダンスに一致する縦続接続された1対のnpnトランジスタであることが好ましい。バッファ259 (縦続接続された1対のnpnトランジスタ) はセルの出力インピーダンスを増加するために使用される。結果として、差動出力254 で見られる全トランスコンダクタンスは G_{m2} 、 $\pm G_{m1}$ である。総出力電流の一部だけが電

流分割装置246 を通過するので、非理想性が減少される。例えば、 $G_{m1} = G_{m2} = 1/2 G_f$ であるならば、全トランスコンダクタンスは0から G_f の範囲であり、総出力電流の $1/2$ だけが電流分割装置246 で任意の雑音および/または歪みを受ける。

本発明の幾つかの実施形態を示し説明したが、種々の変形および代りの実施形態が当業者により行われよう。このような変形および別の実施形態は特許請求の範囲に定められている本発明の技術的範囲を逸脱することなく考慮され、行われよう。

【例 1】

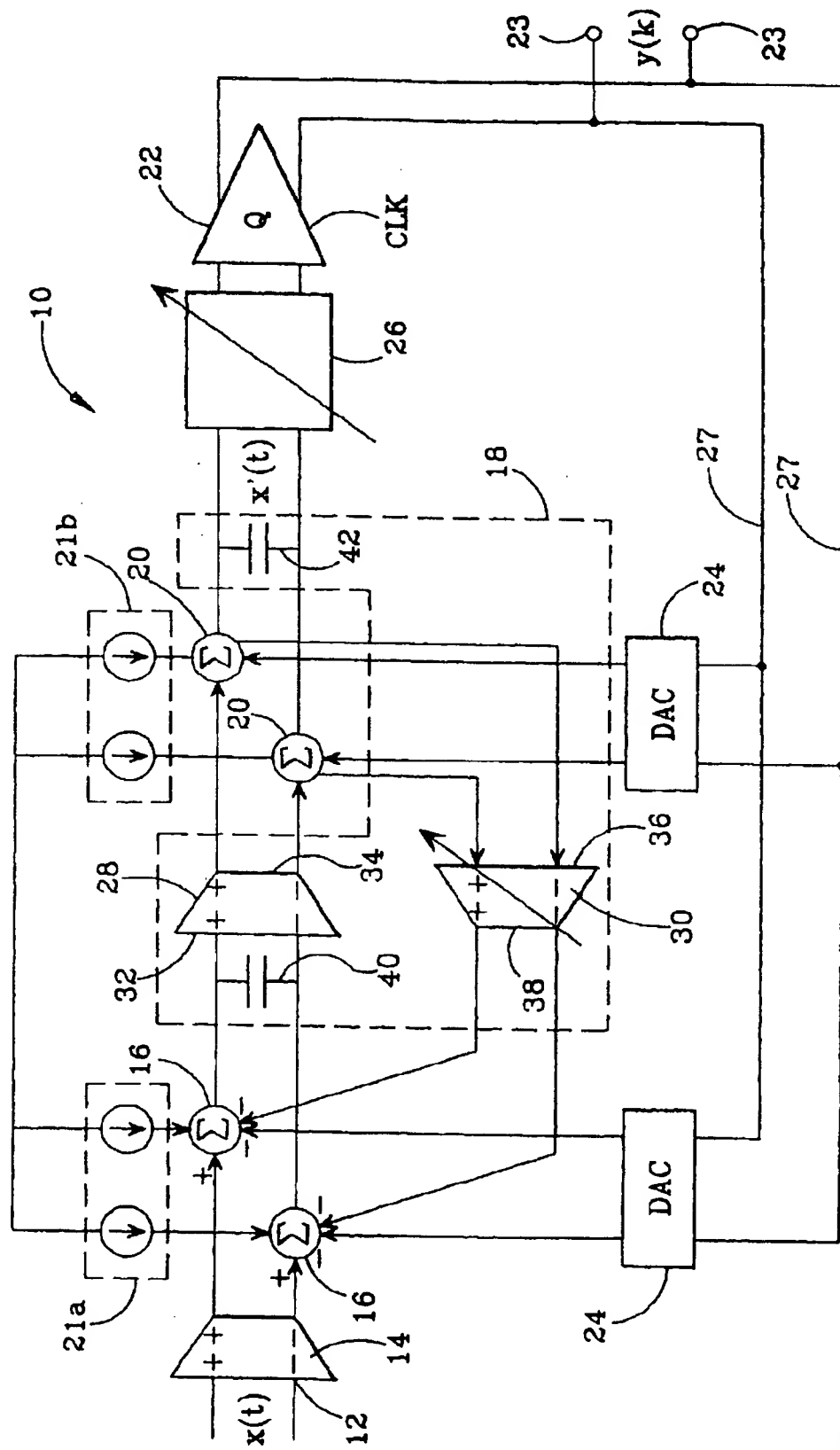


FIG. 1

【图2】

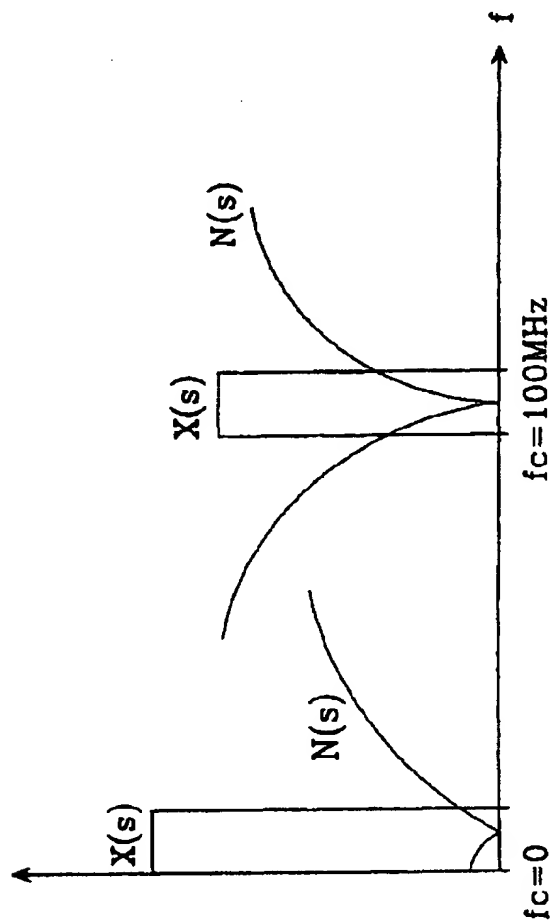
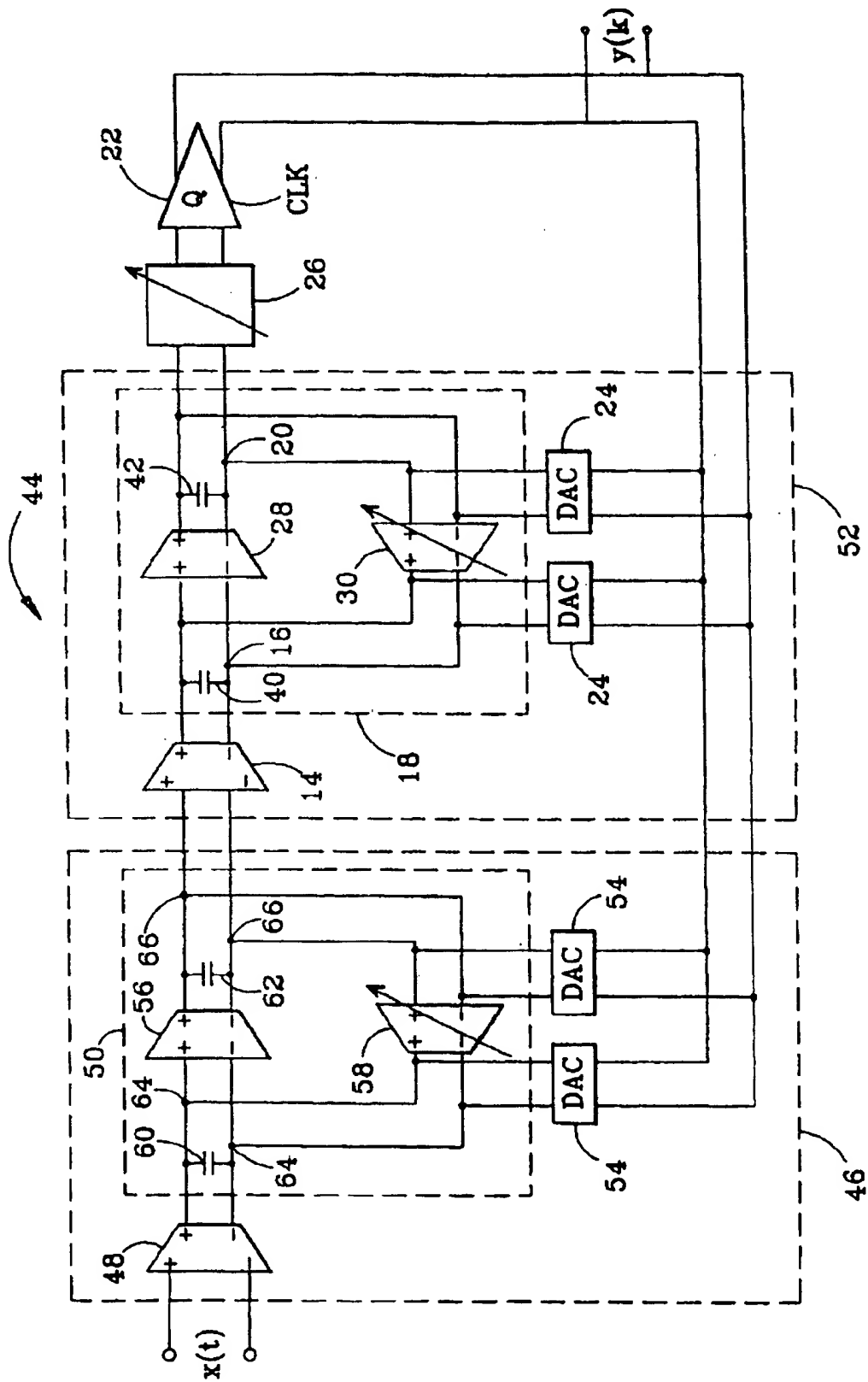


FIG.2

【例 3】



【図4】

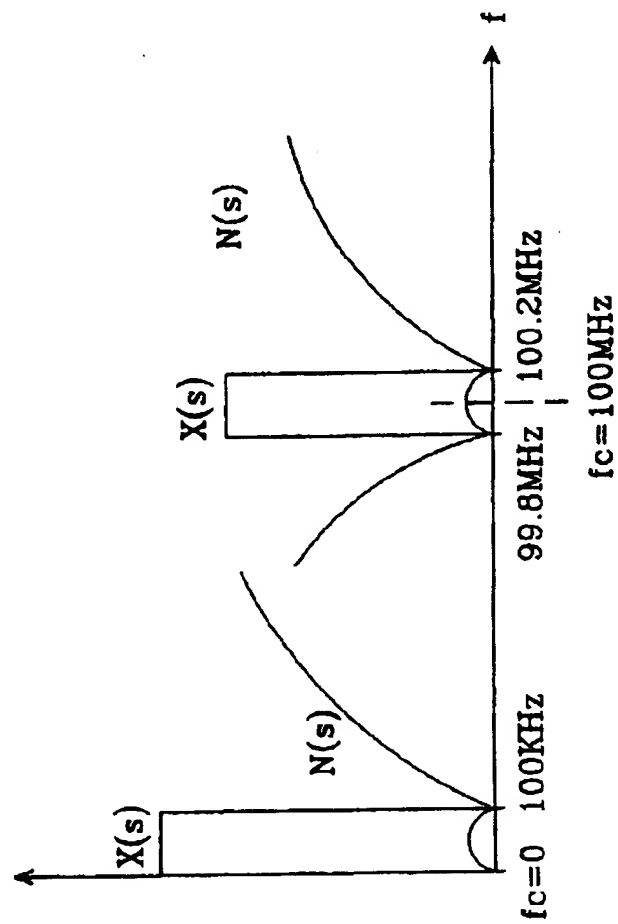


FIG. 4

【図5】

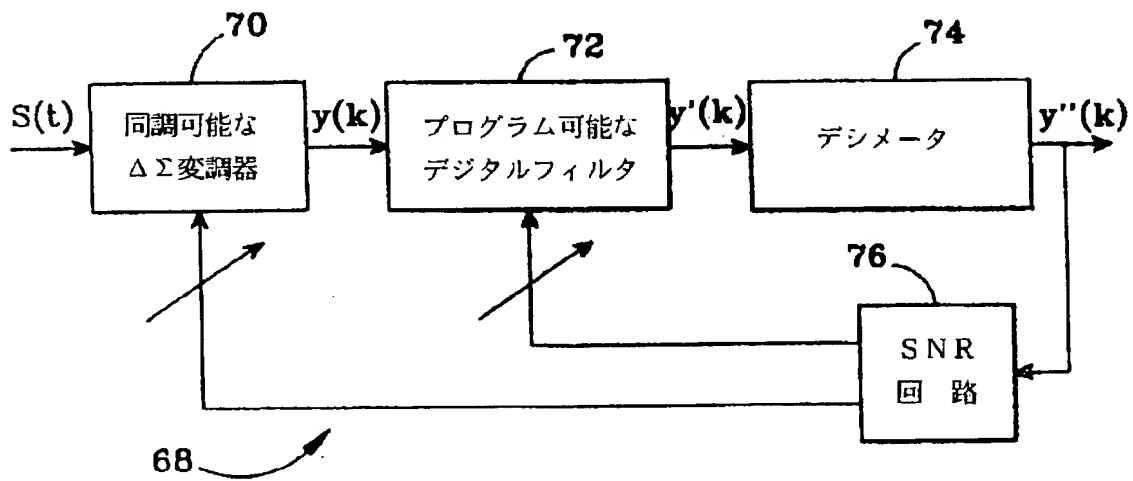


FIG. 5

【図6】

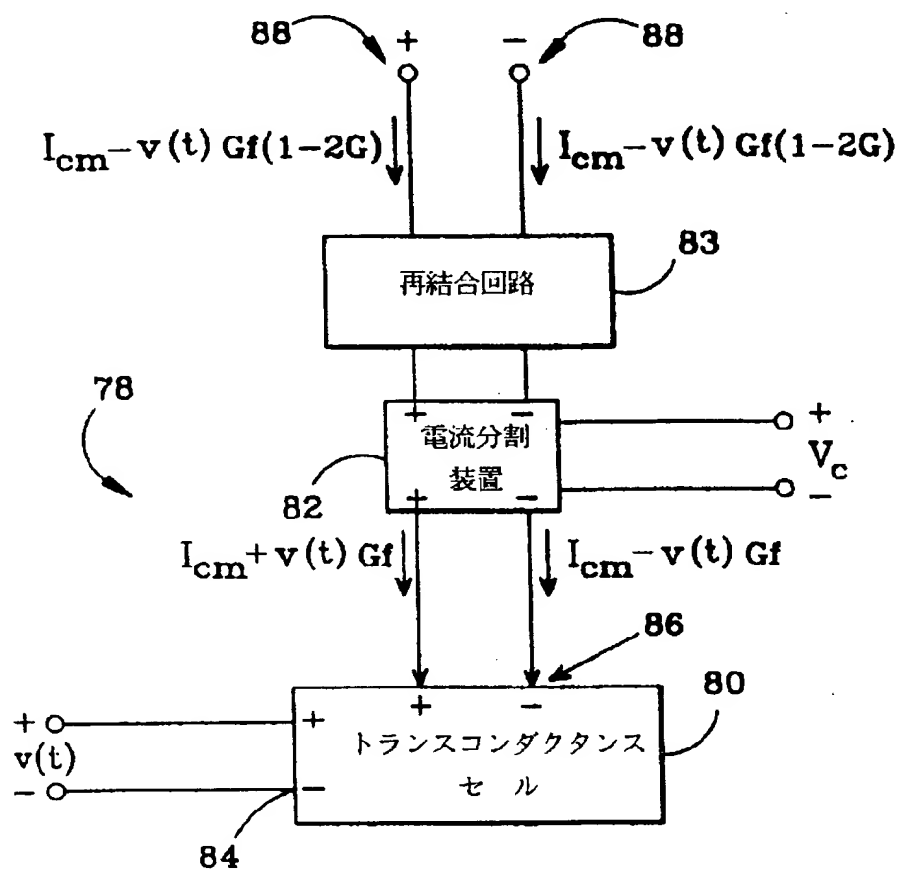


FIG. 6

【図7】

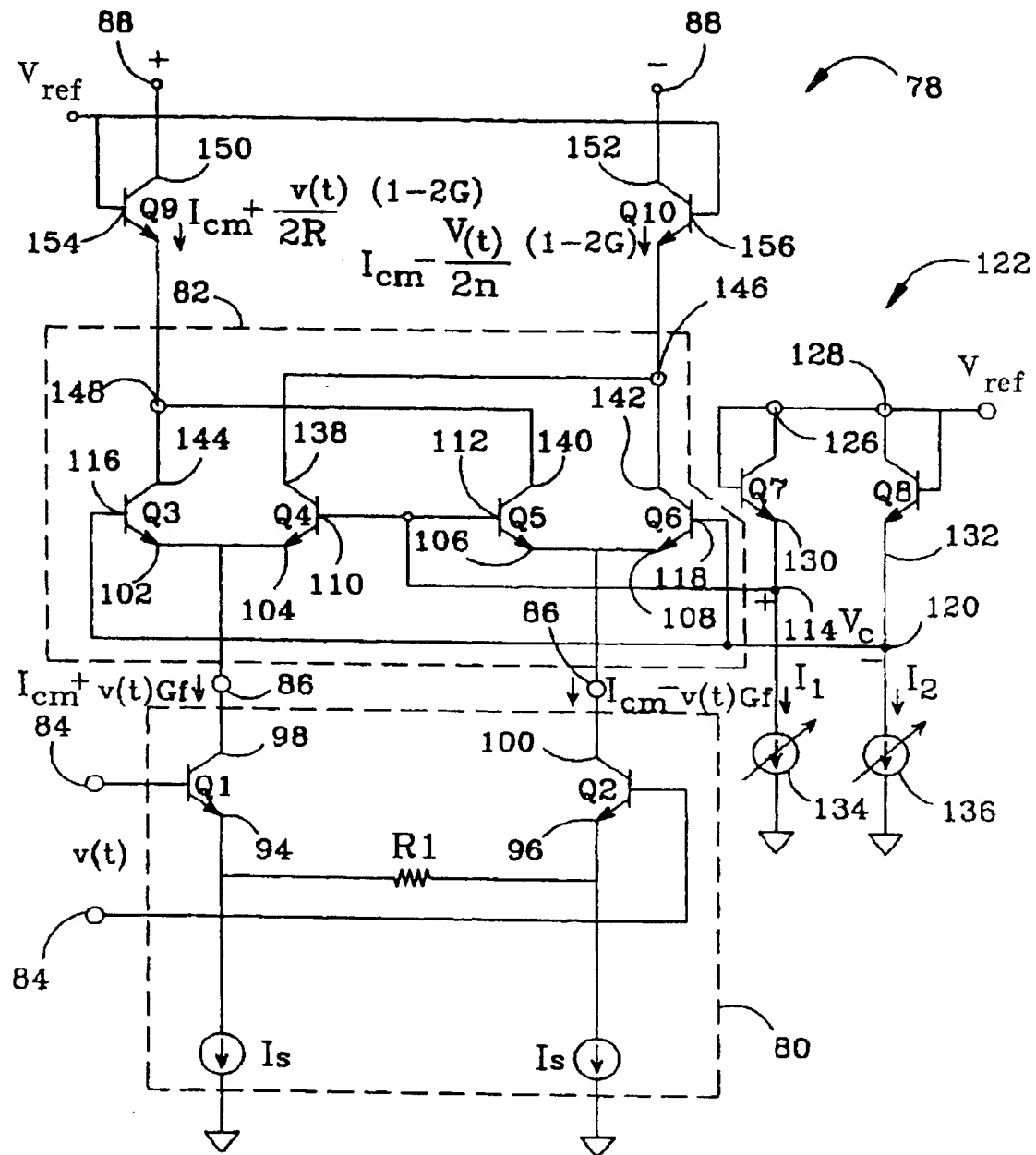


FIG.7

【图8】

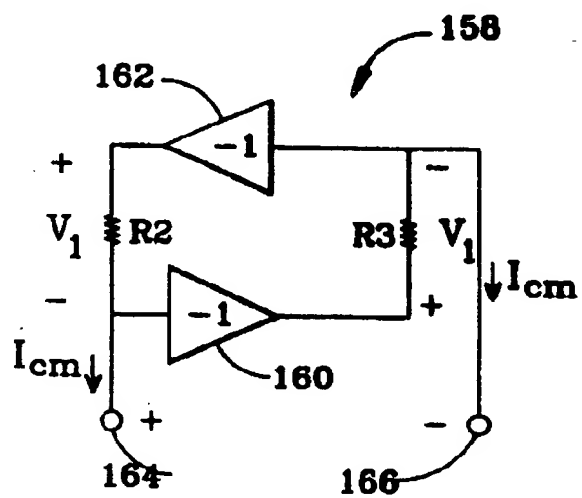


FIG. 8a

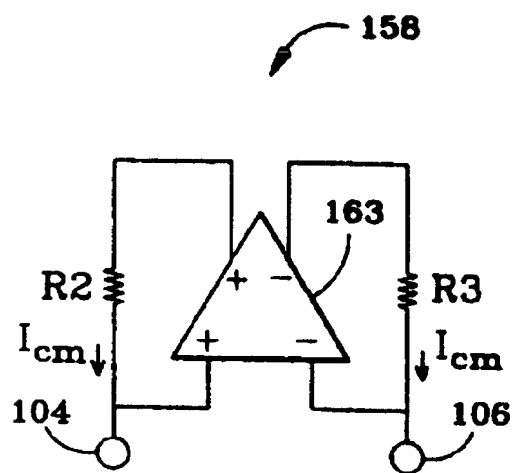
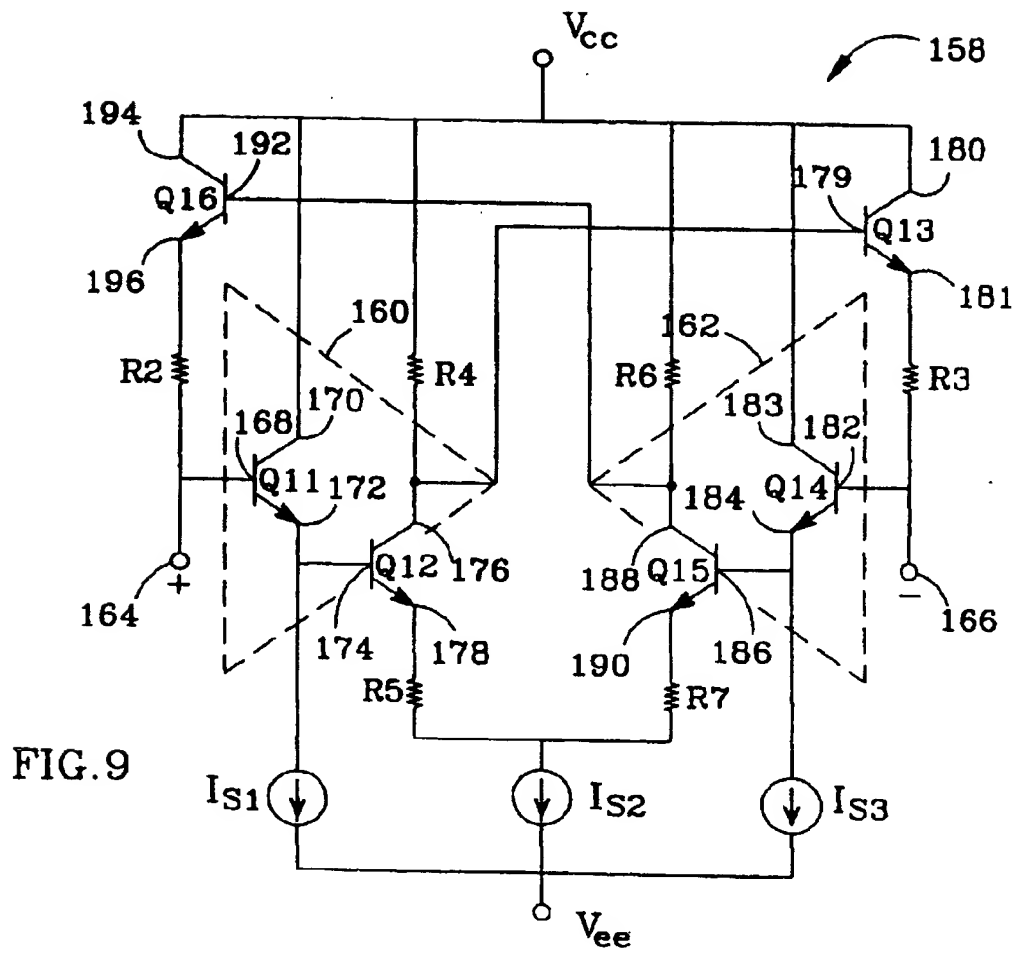


FIG. 8b

【図9】



【图 10】

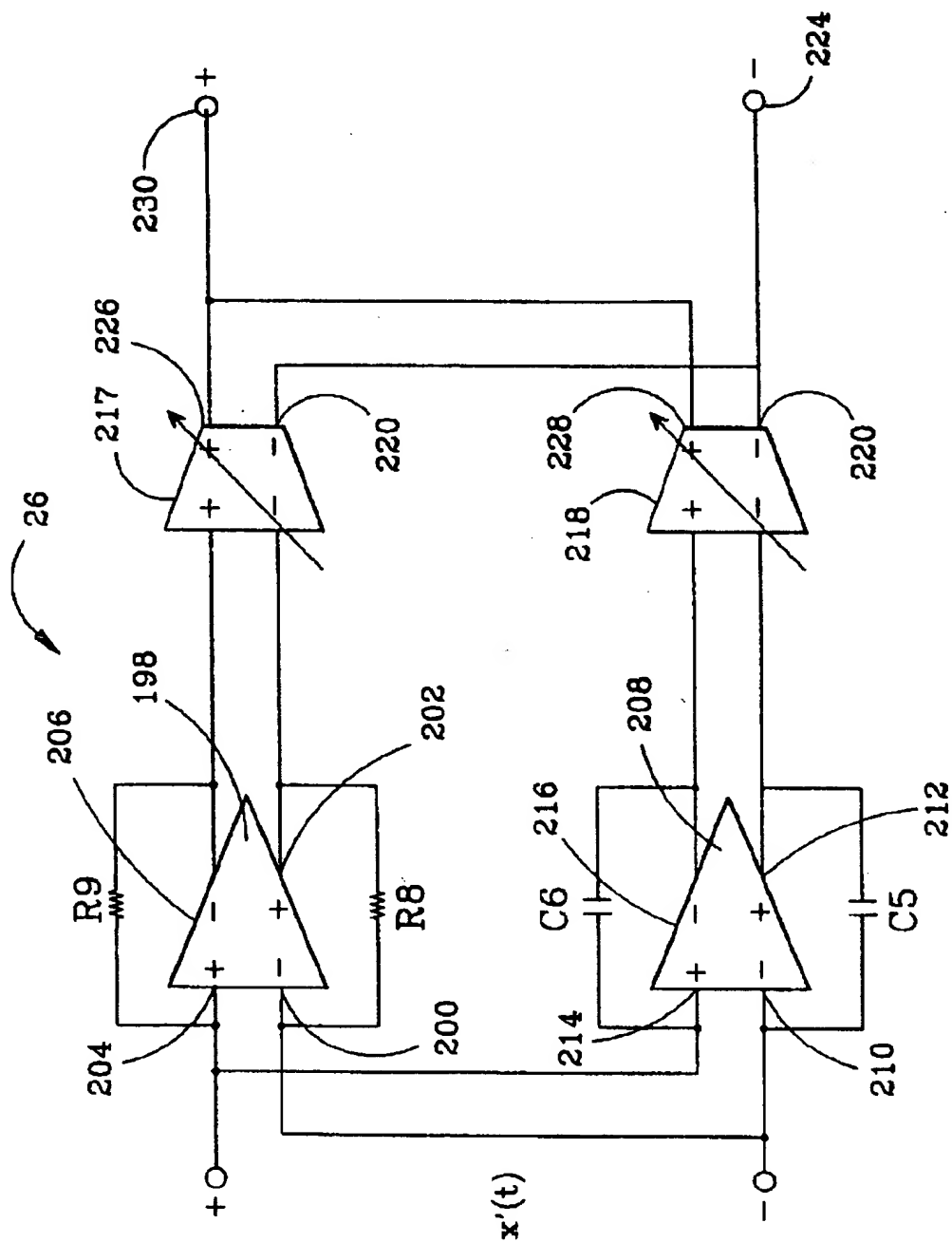


FIG.10

【図11】

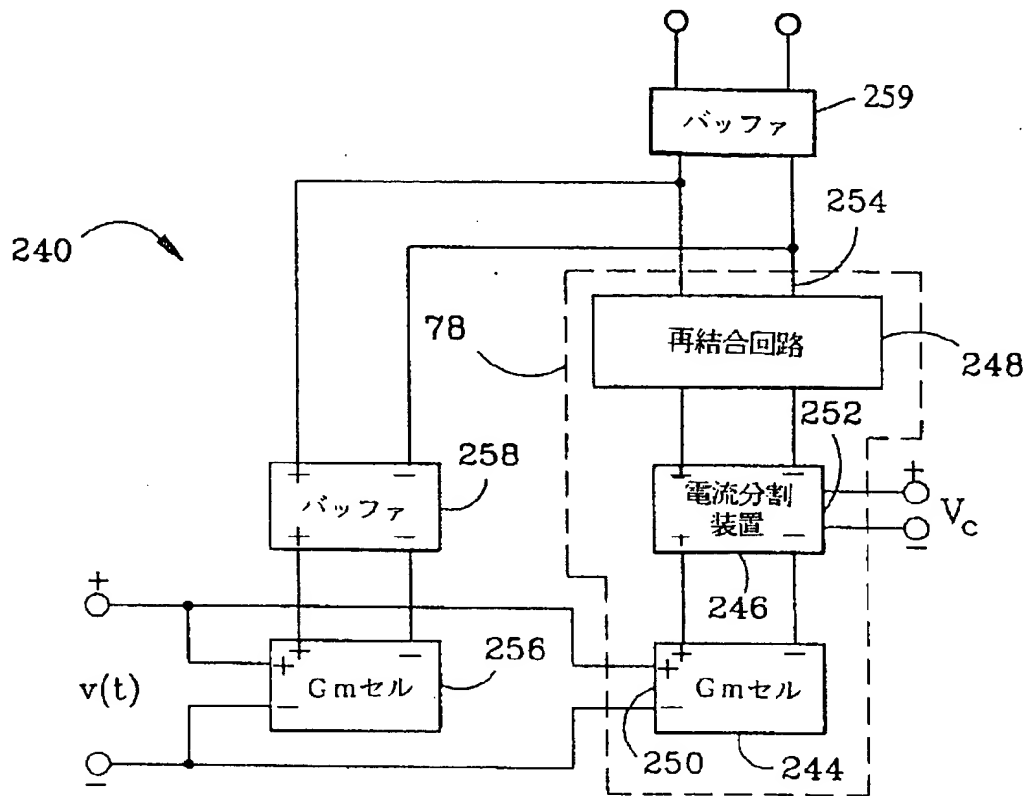


FIG. 11

【國際調查報告】

INTERNATIONAL SEARCH REPORT

Int. Application No. PCT/US 97/00621	
A. CLASSIFICATION OF SUBJECT MATTER IPC 6 H03M3/02	
According to International Patent Classification (IPC) or to both national classification and IPC	
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 6 H03M	
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched	
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)	
C. DOCUMENTS CONSIDERED TO BE RELEVANT	
Category *	Citation of document, with indication, where appropriate, of the relevant passages
	Relevant to claim No.
Y	PROCEEDINGS OF THE VEHICULAR TECHNOLOGY CONFERENCE, STOCKHOLM, JUNE 8 - 10, 1994, vol. 2, 8 June 1994, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, pages 1346-1350, XP000497639 YANG S ET AL: "A TUNABLE BANDPASS SIGMA-DELTA A/D CONVERSION FOR MOBILE COMMUNICATION RECEIVER" see the whole document --- -/--
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.	
<input type="checkbox"/> Patent family members are listed in annex	
* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "A" document member of the same patent family	
Date of the actual completion of the international search 16 May 1997	Date of mailing of the international search report 10.06.97
Name and mailing address of the ISA European Patent Office, P.B. 5811 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax (+31-70) 340-3016	Authorized officer Blaas, D-L

INTERNATIONAL SEARCH REPORT

International Application No.
PCT/US 97/00621

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	<p>INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS. (ISCAS), LINEAR CIRCUITS AND SYSTEMS (LCS), ANALOG SIGNAL PROCESSING (ASP) LONDON, MAY 30 - JUNE 2, 1994, vol. 5, 30 May 1994, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, pages 489-492, XP000592889</p> <p>SHOAEI O ET AL: "OPTIMAL (BANDPASS) CONTINUOUS-TIME SIGMA-DELTA MODULATOR" cited in the application see abstract see page 491, right-hand column, paragraph 3; figure 5</p>	1
A	<p>--- PROCEEDINGS OF THE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS, PORTLAND, MAY 8 - 11, 1989, vol. 1 OF 3, 8 May 1989, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, pages 114-117, XP000131576</p> <p>DE HEIJ W J A ET AL: "TRANSCONDUCTOR AND INTEGRATOR CIRCUITS FOR INTEGRATED BIPOLAR VIDEO FREQUENCY FILTERS TRANSCONDUCTOR AND INTEGRATOR CIRCUITS FOR INTEGRATED BIPOLAR VIDEO FREQUENCY FILTERS" cited in the application see the whole document -----</p>	1

フロントページの続き

- (72)発明者 ラガバン、 ゴーパル
アメリカ合衆国、カリフォルニア州
91306、カノガ・パーク、インゴーマー・
ストリート 20407
- (72)発明者 コサンド、 アルバート・イー
アメリカ合衆国、カリフォルニア州
91301、アゴーラ・ヒルズ、チェセプロ・
ロード 6152